

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02304973 A**

(43) Date of publication of application: **18.12.90**

(51) Int. Cl.

H01L 27/146

H04N 5/335

(21) Application number: **01124323**

(22) Date of filing: **19.05.89**

(71) Applicant: **HITACHI LTD**

(72) Inventor: **AKIMOTO HAJIME
OZAKI TOSHIBUMI
TOKUMASU KAZUYA**

(54) **SOLID IMAGE-PICKUP DEVICE**

(57) Abstract:

PURPOSE: To eliminate after image and prevent image from being deteriorated by sweeping away signal charge which is input to a gate when resetting the gate completely, achieving a structure for making the gate to be in complete depletion structure, and by providing a part where potential is low for signal charge at one part of the link-shaped gate of a transistor amplifier only at one location.

CONSTITUTION: Signal charge which is input to a gate when resetting the gate of a transistor amplifier is completely swept away and the gate is formed into a complete depletion structure, thus preventing residual image. A part where potential is low for signal charge is previously provided at one part of the ring-shaped gate of the transistor amplifier only at one part. Also, a part where potential is low for channel charge is provided

previously only at one part of a channel below the ring-shaped gate of the transistor amplifier, thus obtaining a solid image-pickup device with no afterimage or no deterioration of picture quality due to loss of sensitivity even under low illumination conditions.

COPYRIGHT: (C)1990,JPO&Japio

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報(A)

平2-304973

⑤Int. Cl.⁵

識別記号

庁内整理番号

⑬公開 平成2年(1990)12月18日

H 01 L 27/146
H 04 N 5/335

E

8838-5C
7377-5F

H 01 L 27/14

A

審査請求 未請求 請求項の数 10 (全8頁)

⑭発明の名称 固体撮像装置

⑯特 願 平1-124323

⑰出 願 平1(1989)5月19日

⑱発明者 秋 元 肇 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲発明者 尾 崎 俊 文 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑳発明者 徳 升 一 也 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

㉑出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

1. 半導体基板上にマトリクス状に配置された複数の光電変換素子、及び該光電変換素子に蓄積された光信号電荷をリング状のゲートに入力することにより、リング状のゲートの中央に位置する電極から、各画素の出力電流もしくは出力電圧を取り出すためのトランジスタアンプを各該光電変換素子毎に有し、さらに上記ゲートのリセット手段と、上記出力電流もしくは出力電圧を映像信号として取り出すための手段とを備える固体撮像装置において、上記ゲートのリセット時に、ゲートに入力されていた信号電荷を完全に掃き出し、ゲートを完全に空乏化させる構造を有し、さらに該トランジスタアンプのリング状のゲートの一部に、信号電荷に対してポテンシャルの低い部分を一ヶ所だけ設けてあることを特徴とする固体撮像装置。

2. 特許請求の範囲第1項において、該ゲートは不純物拡散層であり、上記した信号電荷に対してポテンシャルの低い部分は、より濃度の高い不純物の拡散によって形成されていることを特徴とする固体撮像装置。

3. 特許請求の範囲第2項において、該トランジスタアンプがMOSトランジスタであり、該ゲートとしてバックゲートを用いることを特徴とする固体撮像装置。

4. 特許請求の範囲第1項において、該ゲートは制御MOSゲートによって制御されるチャネルであり、上記した信号電荷に対してポテンシャルの低い部分は、該制御MOSゲートの酸化膜厚を薄くすることによって形成されていることを特徴とする固体撮像装置。

5. 特許請求の範囲第1項において、映像信号が飽和レベルに達した際にも、信号電荷が上記の信号電荷に対してポテンシャルの低い部分からあふれないことを特徴とする固体撮像装置。

6. 半導体基板上にマトリクス状に配置された複

数の光電変換素子、及び該光電変換素子に蓄積された光信号電荷をリング状のゲートに入力することにより、リング状のゲートの中央に位置する電極から、各画素の出力電流もしくは出力電圧を取り出すためのトランジスタアンプを各該光電変換素子毎に有し、さらに上記ゲートのリセット手段と、上記出力電流もしくは出力電圧を映像信号として取り出すための手段とを備える固体撮像装置において、上記ゲートのリセット時に、ゲートに入力されていた信号電荷を完全に掃き出し、ゲートを完全に空乏化させる構造を有し、さらに該トランジスタアンプのリング状のゲートの下のチャネルの一部に、チャネル電荷に対してポテンシャルの低い部分を一ヶ所だけ設けてあることを特徴とする固体撮像装置。

7. 特許請求の範囲第6項において、該チャネルは不純物拡散層であり、上記したチャネル電荷に対してポテンシャルの低い部分は、より濃度の高い不純物の拡散によって形成されているこ

ング状のゲートの一部に、信号電荷に対してポテンシャルの低い部分と、該トランジスタアンプのリング状のゲートの下のチャネルの一部に、チャネル電荷に対してポテンシャルの低い部分とを各々一ヶ所だけ設けてあり、上記の信号電荷に対してポテンシャルの低いゲートの一部分が、上記のチャネル電荷に対してポテンシャルの低い部分を電位的に制御する構造をとることを特徴とする固体撮像装置。

10. 半導体基板上にマトリクス状に配置された複数のリング状の光電変換素子、及び該光電変換素子の一部がゲートとして動作することにより、リング状の光電変換素子の中央に位置する電極から、各画素の出力電流もしくは出力電圧を取り出すためのトランジスタアンプを有し、さらに上記ゲートのリセット手段、上記出力電流もしくは出力電圧を映像信号として取り出すための手段とを備える固体撮像装置において、上記ゲートのリセット時に、ゲートに入力されていた信号電荷を完全に掃き出し、ゲートを完

とを特徴とする固体撮像装置。

8. 特許請求の範囲第6項において、該チャネルは制御MOSゲートによって制御され、上記したチャネル電荷に対してポテンシャルの低い部分は、該制御MOSゲートの酸化膜厚を薄くすることによって形成されていることを特徴とする固体撮像装置。
9. 半導体基板上にマトリクス状に配置された複数の光電変換素子、及び該光電変換素子に蓄積された光信号電荷をリング状のゲートに入力することにより、リング状のゲートの中央に位置する電極から、各画素の出力電流もしくは出力電圧を取り出すためのトランジスタアンプを各該光電変換素子毎に有し、さらに上記ゲートのリセット手段と、上記出力電流もしくは出力電圧を映像信号として取り出すための手段とを備える固体撮像装置において、上記ゲートのリセット時に、ゲートに入力されていた信号電荷を完全に掃き出し、ゲートを完全に空乏化させる構造を有し、さらに該トランジスタアンプのり

全に空乏化させる構造を有し、さらに上記のゲートは、光電変換素子の内部で信号電荷に対するポテンシャルが最も低い部分であることを特徴とする固体撮像装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、特に低照度時においても高感度を有する固体撮像装置に関する。

〔従来の技術〕

以下、従来の技術について第7図及び第8図を用いて説明する。

第8図は従来例による固体撮像装置の回路図である。受光面上にはMOSトランジスタよりなる画素7がマトリクス状に配置されており、そのゲートは垂直シフトレジスタ12より延びた選択ゲート1に、ソースは垂直信号線2に接続している。さらに垂直信号線2は、水平シフトレジスタ11によって制御される水平選択スイッチ8を介して、水平信号線9及び出力端10につながっている。ここで、垂直シフトレジスタ12および水平シフ

トレジスタ11によって一つの画素7が選択されると、選択された画素7のソースと出力端10とが電氣的に接続され、画素7の出力電流を出力端10に取り出すことができる。

上記の画素7の断面構造を示したのが第7図である。画素7は選択ゲートより成るリング状のゲート1、垂直信号線2に接続されたソース3、各画素の分離を兼ねるドレイン4で構成されるMOSトランジスタであり、これらの構造は基板6上に設けられたウエル5の中に形成されている。なおこのウエル5は、ソース3、ドレイン4の間を流れる出力電流のチャンネルおよびホットダイオード5を形成する。100は絶縁物である。

画素7に入射した信号光は、ホットダイオード5内で信号電荷(正孔)を生じ、この信号電荷はゲート1の下に正孔のチャンネルとして蓄えられる。ゲート1には、信号電荷蓄積時に負の電圧がかかっているからである。信号読みだし時にこの画素7が選択されると、リング状のゲート1の負の電圧が弱まり、ゲート1の下の上記正孔のチャンネル

下のウエル5内に、さらにソース3、ドレイン4の間を流れる電子のチャンネルが生じ、出力電流を形成する。この出力電流のチャンネルは、正孔のチャンネルの信号電荷の量によって変調を受けるため、出力電流の大きさによって信号電荷の量を検知することができる。なお各画素7の信号電荷のリセットは、ゲート1に正の電圧を印加することにより、正孔のチャンネルから信号電荷を掃き出すことにより行われる。

なお、この種の装置に関連する文献として、例えば「アイ・イー・イー・イー、アイ・イー・ディー・エム 1986年、第353～356頁(I E E E, I E D M 86 p.p.353～356)」が挙げられる。

〔発明が解決しようとする課題〕

リセット時に信号電荷の掃き出し残りがあると、出力画像中に残像を生じる。従ってリセット時には信号電荷を完全に掃き出すことが望ましい。ところがリング状のゲートを有する構造において、信号電荷の蓄積チャンネルのポテンシャルを完全に

一様にすることは不可能である。これは例えばウエルの不純物濃度を、ばらつきを抑えて完全に一様には作れないからである。従って実際にリセット時に信号電荷を完全に掃き出したとすると、暗い被写体を映した際の信号電荷はリング状のゲートのポテンシャルの低い部分だけに溜ってしまう。ところが信号電荷にとってポテンシャルの低い部分は、出力電流を形成するチャンネルからみればポテンシャルが高いことになり、出力電流を形成するチャンネルは、リング状のゲートの内で、信号電荷のない部分に生じる。この場合、出力電流を形成するチャンネルを信号電荷の量によって制御することはできない。すなわち、このような固体撮像装置は、暗い被写体に対して感度が無くなってしまう。さらに、このポテンシャルの低い部分の大きさや深さ等は画素毎にばらつくため、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を生じてしまう。

本発明の目的は、残像がなく、上記の問題点をも解決した固体撮像装置を提供することにある。

〔課題を解決するための手段〕

本発明は、上記の問題を解決するために、半導体基板上にマトリクス状に配置された複数のホットダイオード、及び該ホットダイオードに蓄積された光信号電荷をリング状のゲートに入力することにより、リング状のゲートの中央に位置する電極から、各画素の出力電流もしくは出力電圧を取り出すためのトランジスタアンプを各該ホットダイオード毎に有し、さらに上記ゲートのリセット手段と、上記出力電流もしくは出力電圧を映像信号として取り出すための手段とを備える固体撮像装置において、上記ゲートのリセット時に、ゲートに入力されていた信号電荷を完全に掃き出し、ゲートを完全に空乏化させる構造をとり、さらに該トランジスタアンプのリング状のゲートの一部に、信号電荷に対してポテンシャルの低い部分を一ヶ所だけ設け、さらに該トランジスタアンプのリング状のゲートの下にチャンネルの一部に、チャンネル電荷に対してポテンシャルの低い部分を一ヶ所だけ設け、上記の信号電荷に対してポテンシャルの低い

ゲートの一部分が、上記のチャネル電荷に対してポテンシャルの低いチャネルの一部分を制御する構造をとるようにしたものである。

〔作用〕

本発明によれば、トランジスタアンプのゲートのリセット時に、ゲートに入力されていた信号電荷を完全に掃き出し、ゲートを完全に空乏化させることによって残像を防止し、さらに該トランジスタアンプのリング状のゲートの一部に、信号電荷に対してポテンシャルの低い部分を一ヶ所だけ予め設けることと、該トランジスタアンプのリング状のゲートの下のチャネルの一部に、チャネル電荷に対してポテンシャルの低い部分を一ヶ所だけ予め設けることによって、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を抑圧する。

さらに信号電荷に対してポテンシャルの低いゲートの一部分が、チャネル電荷に対してポテンシャルの低いチャネルの一部分を制御する構造をとることにより、信号電荷の量が少ない場合でも、

ここで、垂直シフトレジスタ12によって一つの画素17が選択されると、選択された画素17のソースと蓄積容量22と電気的に接続され、画素17の出力電圧を蓄積容量22に取り出すことができる。さらに読みだしスイッチ21を切った後、水平シフトレジスタ11によって順次蓄積容量22を選択することにより、蓄積容量22に蓄えられていた出力電荷を出力端10に取り出すことができる。

第6図の画素17の断面構造を示したのが第1図である。第1図の構造は、リング状のゲート1下の一部分に、特に厚さの薄い絶縁物101を有していること、及び薄い絶縁物101の下に、ウエル5よりも濃度の高い不純物拡散層13を設けてあることの他は、第7図を用いて説明した従来例と同様である。

画素17に入射した信号光は、フォトダイオード5内で信号電荷(正孔)を生じ、この信号電荷はゲート1の下に正孔のチャネルとして蓄えられる。ゲート1には、信号電荷蓄積時に負の電圧がかか

信号電荷は出力電流を形成するチャネルを制御することができる。すなわち、このような固体撮像装置は、暗い被写体に対しても感度が無くなることはない。

〔実施例〕

実施例1.

以下、本発明の一実施例を第1図および第6図により説明する。

第6図は本発明による一実施例の回路図である。受光面上にはMOSトランジスタよりなる画素17がマトリクス状に配置されており、そのゲートは垂直シフトレジスタ12より延びた選択ゲート1に、ソースは垂直信号線2に接続している。さらに垂直信号線2は、読みだしゲート20によって制御される読みだしスイッチ21、及び水平シフトレジスタ11によって制御される水平選択スイッチ8を介して、水平信号線9及び出力端10につながっている。さらに読みだしスイッチ21と水平選択スイッチ8の間には、蓄積容量22が設けられている。

っているからである。ここで、もしも入射光量が少なく、従って信号電荷が少ないときには、ゲート1の負の電圧によって最もポテンシャルが低くなっている薄い絶縁物101の下に信号電荷は集まる。

信号読みだし時にこの画素17が選択されると、リング状のゲート1の負の電圧が弱まり、ゲート1の下の上記正孔のチャネル下のウエル5内に、さらにソース3、ドレイン4の間を流れる電子のチャネルが生じ、出力電流を形成する。ここでこの出力電流のチャネルは、電子にとって最もポテンシャルが低くなっている、ウエル5よりも濃度の高い不純物拡散層13に生じる。ここで濃度の高い不純物拡散層13は、薄い絶縁物101の下に設けてあるため、もしも入射光量が少なく、従って信号電荷が少ないときにも、出力電流のチャネルは、正孔のチャネル信号電荷の量によって変調を受けることができ、出力電流の大きさによって信号電荷の量を検知することができる。なお各画素17の信号電荷のリセットは、ゲート1に正

の電圧を印加することにより、正孔のチャネルから信号電荷を完全に掃き出すことにより行なわれる。

本実施例において、薄い絶縁物101と濃度の高い不純物拡散層13の両者を設けたことにより、暗い被写体に対しても感度が無くなることを防止したが、これらの一方だけを設けても、ポテンシャルの低い部分の大きさや深さ等の画素毎のばらつきをなくし、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を抑圧することができる。

実施例2.

以下、本発明の他の実施例を第2図により説明する。本実施例による固体撮像装置の回路図は、第6図を用いて既に説明した実施例と同様なので省略する。第2図は本実施例の画素の断面構造図である。

第2図の構造は、ウエル5の代りにホトダイオード層15を設けてあることと薄い絶縁物101の下に、ホトダイオード層15よりも濃度の高い

不純物拡散層14を設けてあることの他は、第1図を用いて説明した実施例と同様である。

画素に入射した信号光は、ホトダイオード15内で信号電荷(正孔)を生じ、この信号電荷はホトダイオード15内に蓄えられる。ここで、もしも入射光量が少なく、従って信号電荷が少ないときには、ホトダイオード15内で最もポテンシャルが低くなっている濃度の高い不純物拡散層14の中に信号電荷は集まる。信号読みだし時にこの画素が選択されると、リング状のゲート1に正の電圧がかかり、ゲート1の下にソース3、ドレイン4の間を流れる電子のチャネルが生じ、出力電流を形成する。この出力電流のチャネルは、電子にとって最もポテンシャルが低くなっている薄い絶縁物101の下に生じる。

ここで、濃度の高い不純物拡散層14は、薄い絶縁物101の下に設けてあるため、もしも入射光量が少なく、従って信号電荷が少ないときにも、出力電流のチャネルは、不純物拡散層14の信号電荷の量によってバックゲート効果による変調を

受けることができ、出力電流の大きさによって信号電荷の量を検知することができる。

なお各画素の信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより、ホトダイオード15から信号電荷を完全に掃き出すことにより行なわれる。

本実施例においては、薄い絶縁物101と濃度の高い不純物拡散層14の両者を設けたことにより、暗い被写体に対しても感度が無くなることを防止したが、これらの一方だけを設けても、ポテンシャルの低い部分の大きさや深さ等の画素毎のばらつきをなくし、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を抑圧することができる。また信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより行なったが、リセット専用のMOSスイッチを設ける等の方法で行なってもよい。

実施例3.

以下、本発明の他の実施例を第3図により説明する。本実施例による固体撮像装置の回路図は、

第6図を用いて既に説明した実施例と同様なので省略する。第3図は本実施例の画素の断面構造図である。第3図の構造は、濃度の高い不純物拡散層14がなく、ホトダイオード16がゲート1の横に大きく延び、薄い絶縁物101がホトダイオード16のほぼ中央に位置していることの他は、第2図を用いて説明した実施例と同様である。

画素に入射した信号光は、ホトダイオード16内で信号電荷(正孔)を生じ、この信号電荷はホトダイオード16内に蓄えられる。ここで、もしも入射光量が少なく、従って信号電荷が少ないときには、ホトダイオード16内で最もポテンシャルが低くなっているホトダイオード16の中央部に信号電荷は集まる。信号読みだし時にこの画素が選択されると、リング状のゲート1に正の電圧がかかり、ゲート1の下にソース3、ドレイン4の間を流れる電子のチャネルが生じ、出力電流を形成する。ここでこの出力電流のチャネルは、電子にとって最もポテンシャルが低くなっている薄い絶縁物101の下に生じる。ここでホトダイオ

ード16内で最もポテンシャルが低くなっているホットダイオード16の中央部の上に、薄い絶縁物101が設けてあるため、もしも入射光量が少なく、従って信号電荷が少ないときにも、出力電流のチャネルは、ホットダイオード16の信号電荷の量によってバックゲート効果による変調を受けることができ、出力電流の大きさによって信号電荷の量を検知することができる。なお各画素の信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより、ホットダイオード16から信号電荷を完全に掃き出すことにより行なわれる。

本実施例においては、薄い絶縁物101とホットダイオード16の中央部の位置を合わせたことにより、暗い被写体に対しても感度が無くなることを防止したが、薄い絶縁物101のない場合でも、ポテンシャルの低い部分の大きさや深さ等の画素毎のばらつきを低減し、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を抑圧することができる。また信号電荷のリセット

画素が選択されると、リング状のゲート1に正の電圧がかかり、ゲート1の下にソース3、ドレイン4の間を流れる電子のチャネルが生じ、出力電流を形成する。ここでこの出力電流のチャネルは、電子にとって最もポテンシャルが低くなっているチャネル不純物拡散層23の上に生じる。ここでこのチャネル不純物拡散層23は、濃度の高い不純物拡散層14の上に設けてあるため、もしも入射光量が少なく、従って信号電荷が少ないときにも、出力電流のチャネルは、不純物拡散層14の信号電荷の量によってバックゲート効果による変調を受けることができ、出力電流の大きさによって信号電荷の量を検知することができる。なお各画素の信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより、ホットダイオード15から信号電荷を完全に掃き出すことにより行なわれる。本実施例においては、チャネル不純物拡散層23と濃度の高い不純物拡散層14の両者を設けたことにより、暗い被写体に対しても感度が無くなることを防止したが、これらの一方

は、ゲート1により大きい正の電圧を印加することにより行なったが、リセット専用のMOSスイッチを設ける等の方法で行なってもよい。

実施例4.

以下、本発明の他の実施例を第4図により説明する。本実施例による固体撮像装置の回路図は、第6図を用いて既に説明した実施例と同様なので省略する。第4図は本実施例の画素の断面構造図である。

第4図の構造は、濃度の高い不純物拡散層14の上に、薄い絶縁物101の代りにチャネル不純物拡散層23を設けてあることの他は、第2図を用いて説明した実施例と同様である。

画素に入射した信号光は、ホットダイオード15内で信号電荷(正孔)を生じ、この信号電荷はホットダイオード15内に蓄えられる。ここで、もしも入射光量が少なく、従って信号電荷が少ないときには、ホットダイオード15内で最もポテンシャルが低くなっている濃度の高い不純物拡散層14の中に信号電荷は集まる。信号読みだし時にこの

だけを設けても、ポテンシャルの低い部分の大きさや深さ等の画素毎のばらつきをなくし、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を抑圧することができる。また信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより行なったが、リセット専用のMOSスイッチを設ける等の方法で行なってもよい。

実施例5.

以下、本発明の他の実施例を第5図により説明する。本実施例による固体撮像装置の回路図は、第6図を用いて既に説明した実施例と同様なので省略する。第5図は本実施例の画素の断面構造図である。

第5図の構造は、ホットダイオード15に代えてリング状のホットダイオード25を用いたこと、チャネル不純物拡散層23をやめ、ウエル24構造を用いて、さらにウエル24よりも濃度の高い不純物拡散層26を、濃度の高い不純物拡散層14の下に設けてあることの他は、第4図を用いて説

明した実施例と同様である。

画素に入射した信号光は、ホットダイオード25内で信号電荷(正孔)を生じ、この信号電荷はホットダイオード25内に蓄えられる。ここで、もしも入射光量が少なく、従って信号電荷が少ないときには、信号電荷はホットダイオード25内で最もポテンシャルが低くなっている濃度の高い不純物拡散層14の中に集まる。信号読みだし時にこの画素が選択されると、リング状のゲート1に正の電圧がかかり、ゲート25の下側のウエル24内にソース3、ドレイン4の間を流れる電子のチャンネルが生じ、出力電流を形成する。この出力電流のチャンネルは、電子にとって最もポテンシャルが低くなっている不純物拡散層26内に生じる。この不純物拡散層26は、濃度の高い不純物拡散層14の下に設けてあるため、もしも入射光量が少なく、従って信号電荷が少ないときにも、出力電流のチャンネルは、不純物拡散層14の信号電荷の量によってJFETによる変調を受けることができ、出力電流の大きさによって信号電荷の量を検

知することができる。なお各画素の信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより、ホットダイオード25から信号電荷を完全に掃き出すことにより行なわれる。

本実施例においては、不純物拡散層25と濃度の高い不純物拡散層14の両者を設けたことにより、暗い被写体に対しても感度が無くなることを防止したが、これらの一方だけを設けても、ポテンシャルの低い部分の大きさや深さ等の画素毎のばらつきをなくし、暗い被写体に対する画素間の信号感度の差異に起因する固定パタン雑音を抑圧することができる。また信号電荷のリセットは、ゲート1により大きい正の電圧を印加することにより行なったが、リセット専用のMOSスイッチを設ける等の方法で行なってもよい。

以上の5つの実施例において、その回路図は第6図を用いて説明した実施例と同様としたが、第8図を用いて説明した従来例を同様としても、本発明の適用は明らかに可能である。また、これらの実施例について、半導体のp型とn型に逆にし

ても、電圧の正負、及び電子と正孔が入れ替わるだけであり、本発明が適用できることは言うまでもない。

なお上記の第1, 2, 4, 5の実施例においては、出力信号飽和時における信号電荷の分布をも、本発明で設けた、信号電荷に対してポテンシャルの低い部分の中だけに限定することも可能である。このとき、信号電荷につく容量値は信号電荷量に依存しなくなるため、固体撮像装置の出力信号の入射光に対する非線形性を抑圧することが可能になる。

〔発明の効果〕

本発明によれば、残像がなく、さらに低照度下においても感度の消失による画質の劣化のない固体撮像装置を提供することができる。

4. 図面の簡単な説明

第1図から第5図は本発明による実施例の画素部の断面構造図、第6図は本発明による一実施例の回路図、第7図は従来例の画素部の断面構造図、第8図は従来例の回路図である。

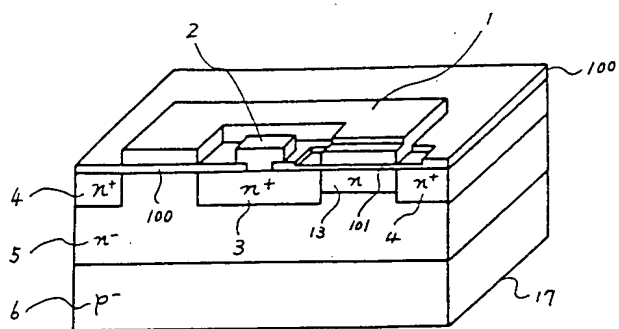
符号の説明

1 ……選択ゲート、3 ……ソース、4 ……ドレイン、5 ……ウエル、13 ……濃度の高い不純物拡散層、14 ……濃度の高い不純物拡散層、15 ……ホットダイオード層、16 ……ホットダイオード層、23 ……チャンネル不純物拡散層、24 ……ウエル、25 ……ホットダイオード、26 ……濃度の高い不純物拡散層、100 ……絶縁物、101 ……薄い絶縁物。

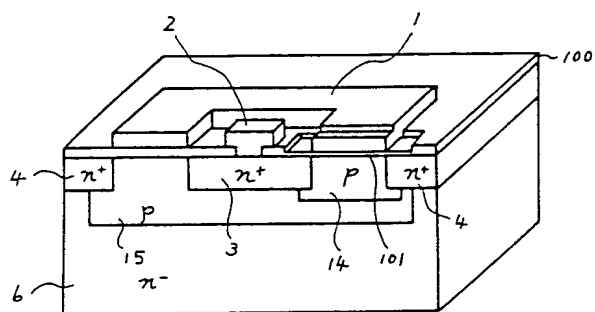
代理人 弁理士 小川勝男



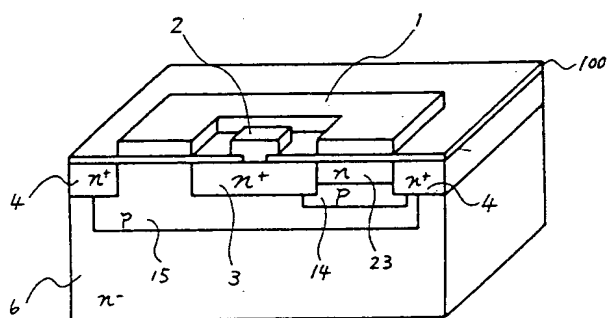
第 1 図



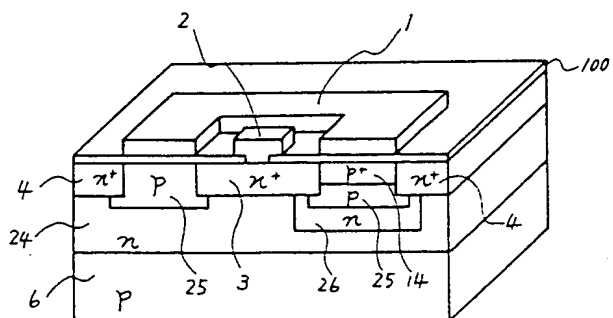
第 2 図



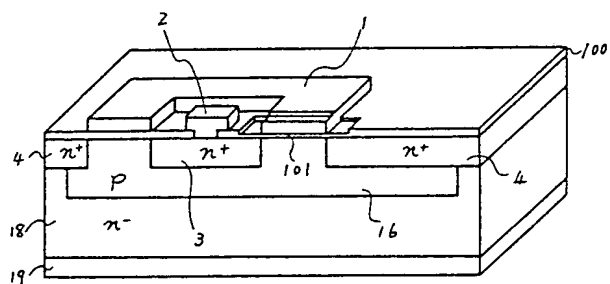
第 4 図



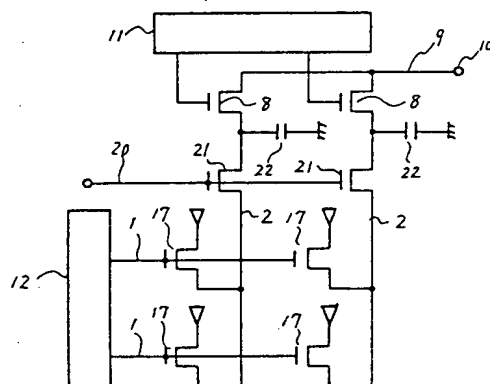
第 5 図



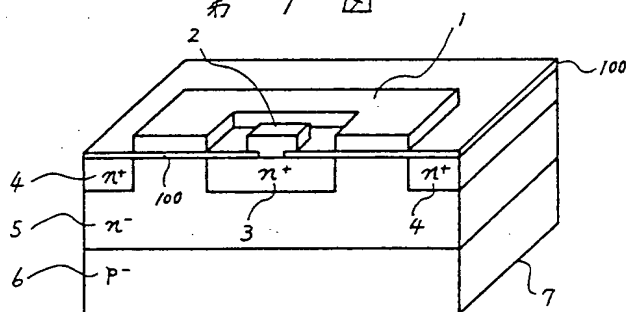
第 3 図



第 6 図



第 7 図



第 8 図

